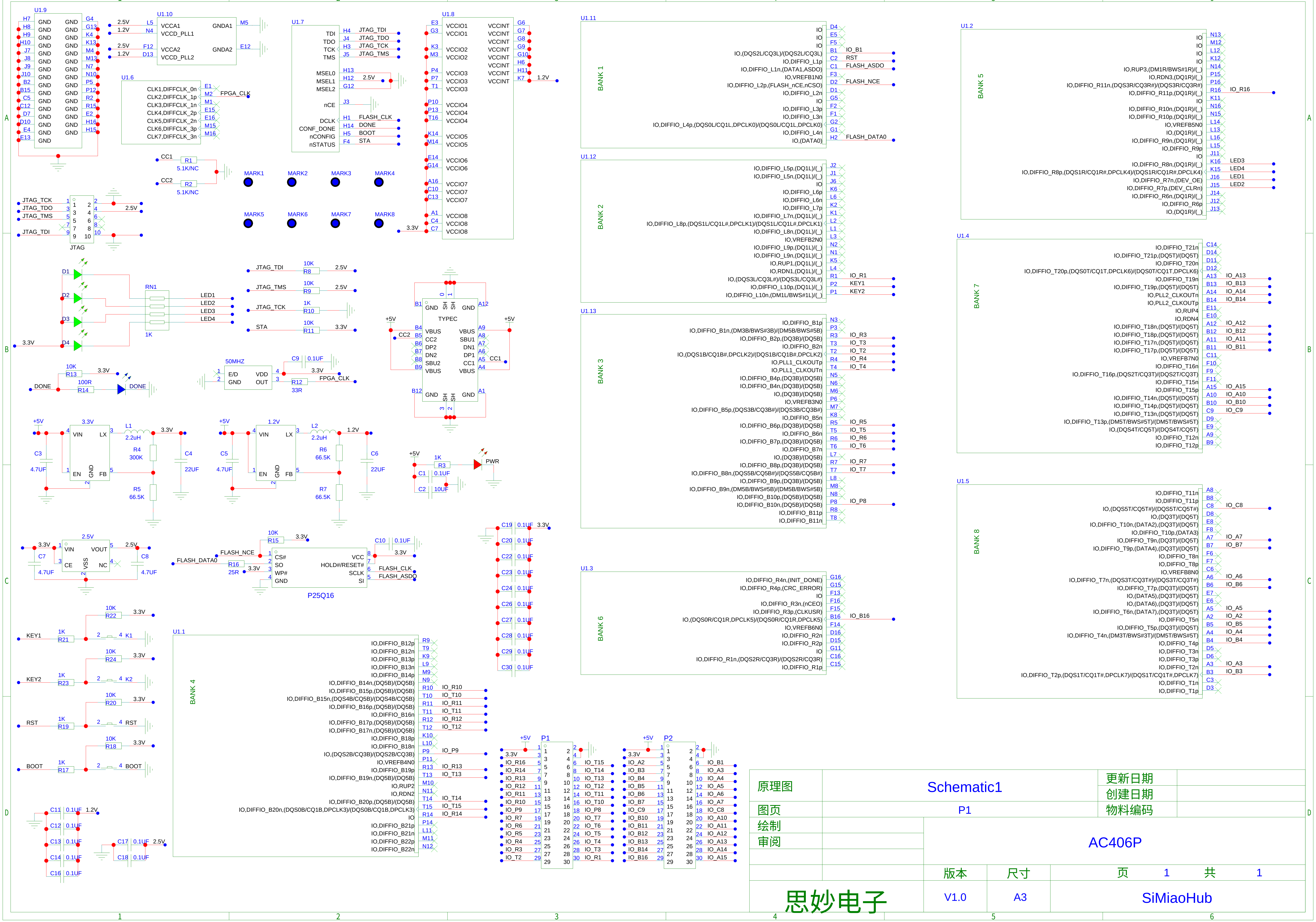
U1.9
GND
H7 H8 H9 H10 J7 J8 J9 J10 B2 B15 C5 C12 D7 D10 E4 E13
G4 G13 K4 K13 M4 M13 N7 N10 P5 P12 R2 R15 E2 H16 H15
U1.10
VCCA1
VCCD_PLL1
VCCA2
VCCD_PLL2
GNDA1
GNDA2
L5 N4 F12 D13 M5 E12
2.5V
1.2V
U1.6
CLK1,DIFFCLK_0n
CLK2,DIFFCLK_1p
CLK3,DIFFCLK_1n
CLK4,DIFFCLK_2p
CLK5,DIFFCLK_2n
CLK6,DIFFCLK_3p
CLK7,DIFFCLK_3n
E1 M2 M1 E15 E16 M15 M16
FPGA_CLK
U1.7
TDI TDO TCK TMS
MSEL0 MSEL1 MSEL2
nCE
DCLK
CONF_DONE
nCONFIG
nSTATUS
H4 J4 H3 J5 H13 H12 G12 J3 H1 H14 H5 F4
JTAG_TDI JTAG_TDO JTAG_TCK JTAG_TMS
FLASH_CLK DONE BOOT STA
U1.8
VCCIO1 VCCIO2 VCCIO3 VCCIO4 VCCIO5 VCCIO6 VCCIO7 VCCIO8
VCCINT
E3 G3 K3 M3 P4 P7 T1 P10 P13 T16 K14 M14 E14 G14 A16 C10 C13 A1 C4 C7
G6 G7 G8 G9 G10 H6 H11 K7
3.3V
CC1 R1 5.1K/NC
CC2 R2 5.1K/NC
MARK1 MARK2 MARK3 MARK4 MARK5 MARK6 MARK7 MARK8
JTAG
JTAG_TCK JTAG_TDO JTAG_TMS JTAG_TDI
1 2 3 4 5 6 7 8 9 10
D1 D2 D3 D4
RN1 1K
LED1 LED2 LED3 LED4
JTAG_TDI 10K R8 2.5V
JTAG_TMS 10K R9 2.5V
JTAG_TCK 1K R10
STA 10K R11 3.3V
10K R13 3.3V
DONE 100R R14 DONE
50MHZ
E/D GND VDD OUT
C9 0.1UF
R12 33R FPGA_CLK
TYPEC
GND SH SH GND
VBUS CC2 DP2 DN2 SBU2 VBUS
VBUS SBU1 DN1 DP1 CC1 VBUS
B1 B4 B5 B6 B7 B8 B9 B12 A12 A9 A8 A7 A6 A5 A4 A1
+5V
1K R3 PWR
C1 0.1UF
C2 10UF
+5V 3.3V VIN LX EN GND FB
L1 2.2uH
R4 300K
R5 66.5K
C3 4.7UF
C4 22UF
+5V 1.2V VIN LX EN GND FB
L2 2.2uH
R6 66.5K
R7 66.5K
C5 4.7UF
C6 22UF
2.5V VIN VOUT CE VSS NC
C7 4.7UF
C8 4.7UF
P25Q16
CS# SO WP# GND VCC HOLD#/RESET# SCLK SI
FLASH_NCE FLASH_DATA0 FLASH_CLK FLASH_ASDO
R15 10K
R16 25R
C10 0.1UF
KEY1 R21 1K R22 10K K1
KEY2 R23 1K R24 10K K2
RST R19 1K R20 10K RST
BOOT R17 1K R18 10K BOOT
C11 C12 C13 C14 C16 0.1UF 1.2V
C17 C18 0.1UF 2.5V
C19 C20 C22 C23 C24 C26 C27 C28 C29 C30 0.1UF 3.3V
U1.1
BANK 4
IO,DIFFIO_B12p
IO,DIFFIO_B12n
IO,DIFFIO_B13p
IO,DIFFIO_B13n
IO,DIFFIO_B14p
IO,DIFFIO_B14n,(DQ5B)/(DQ5B)
IO,DIFFIO_B15p,(DQ5B)/(DQ5B)
IO,DIFFIO_B15n,(DQS4B/CQ5B)/(DQS4B/CQ5B)
IO,DIFFIO_B16p,(DQ5B)/(DQ5B)
IO,DIFFIO_B16n
IO,DIFFIO_B17p,(DQ5B)/(DQ5B)
IO,DIFFIO_B17n,(DQ5B)/(DQ5B)
IO,DIFFIO_B18p
IO,DIFFIO_B18n
IO,(DQS2B/CQ3B)/(DQS2B/CQ3B)
IO,VREFB4N0
IO,DIFFIO_B19p
IO,DIFFIO_B19n,(DQ5B)/(DQ5B)
IO,RUP2
IO,RDN2
IO,DIFFIO_B20p,(DQ5B)/(DQ5B)
IO,DIFFIO_B20n,(DQS0B/CQ1B,DPCLK3)/(DQS0B/CQ1B,DPCLK3)
IO
IO,DIFFIO_B21p
IO,DIFFIO_B21n
IO,DIFFIO_B22p
IO,DIFFIO_B22n
R9 T9 K9 L9 M9 N9 R10 T10 R11 T11 R12 T12 K10 L10 P9 P11 R13 T13 M10 N11 T14 T15 R14 P14 L11 M11 N12
IO_R10 IO_T10 IO_R11 IO_T11 IO_R12 IO_T12 IO_P9 IO_R13 IO_T13 IO_T14 IO_T15 IO_R14
U1.11
BANK 1
IO
IO,(DQS2L/CQ3L)/(DQS2L/CQ3L)
IO,DIFFIO_L1p
IO,DIFFIO_L1n,(DATA1,ASDO)
IO,VREFB1N0
IO,DIFFIO_L2p,(FLASH_nCE,nCSO)
IO,DIFFIO_L2n
IO,DIFFIO_L3p
IO,DIFFIO_L3n
IO,DIFFIO_L4p,(DQS0L/CQ1L,DPCLK0)/(DQS0L/CQ1L,DPCLK0)
IO,DIFFIO_L4n
IO,(DATA0)
D4 E5 F5 B1 C2 C1 F3 D2 D1 G5 F2 F1 G2 G1 H2
IO_B1 RST FLASH_ASDO FLASH_NCE FLASH_DATA0
U1.12
BANK 2
IO,DIFFIO_L5p,(DQ1L)/(_)
IO,DIFFIO_L5n,(DQ1L)/(_)
IO
IO,DIFFIO_L6p
IO,DIFFIO_L6n
IO,DIFFIO_L7p
IO,DIFFIO_L7n,(DQ1L)/(_)
IO,DIFFIO_L8p,(DQS1L/CQ1L#,DPCLK1)/(DQS1L/CQ1L#,DPCLK1)
IO,DIFFIO_L8n,(DQ1L)/(_)
IO,VREFB2N0
IO,DIFFIO_L9p,(DQ1L)/(_)
IO,DIFFIO_L9n,(DQ1L)/(_)
IO,RUP1,(DQ1L)/(_)
IO,RDN1,(DQ1L)/(_)
IO,(DQS3L/CQ3L#)/(DQS3L/CQ3L#)
IO,DIFFIO_L10p,(DQ1L)/(_)
IO,DIFFIO_L10n,(DM1L/BWS#1L)/(_)
J2 J1 J6 K6 L6 K2 K1 L2 L1 L3 N2 N1 K5 L4 R1 P2 P1
IO_R1 KEY1 KEY2
U1.13
BANK 3
IO,DIFFIO_B1p
IO,DIFFIO_B1n,(DM3B/BWS#3B)/(DM5B/BWS#5B)
IO,DIFFIO_B2p,(DQ3B)/(DQ5B)
IO,DIFFIO_B2n
IO,(DQS1B/CQ1B#,DPCLK2)/(DQS1B/CQ1B#,DPCLK2)
IO,PLL1_CLKOUTp
IO,PLL1_CLKOUTn
IO,DIFFIO_B4p,(DQ3B)/(DQ5B)
IO,DIFFIO_B4n,(DQ3B)/(DQ5B)
IO,(DQ3B)/(DQ5B)
IO,VREFB3N0
IO,DIFFIO_B5p,(DQS3B/CQ3B#)/(DQS3B/CQ3B#)
IO,DIFFIO_B5n
IO,DIFFIO_B6p,(DQ3B)/(DQ5B)
IO,DIFFIO_B6n
IO,DIFFIO_B7p,(DQ3B)/(DQ5B)
IO,DIFFIO_B7n
IO,(DQ3B)/(DQ5B)
IO,DIFFIO_B8p,(DQ3B)/(DQ5B)
IO,DIFFIO_B8n,(DQS5B/CQ5B#)/(DQS5B/CQ5B#)
IO,DIFFIO_B9p,(DQ3B)/(DQ5B)
IO,DIFFIO_B9n,(DM5B/BWS#5B)/(DM5B/BWS#5B)
IO,DIFFIO_B10p,(DQ5B)/(DQ5B)
IO,DIFFIO_B10n,(DQ5B)/(DQ5B)
IO,DIFFIO_B11p
IO,DIFFIO_B11n
N3 P3 R3 T3 T2 R4 T4 N5 N6 M6 P6 M7 K8 R5 T5 R6 T6 L7 R7 T7 L8 M8 N8 P8 R8 T8
IO_R3 IO_T3 IO_T2 IO_R4 IO_T4 IO_R5 IO_T5 IO_R6 IO_T6 IO_R7 IO_T7 IO_P8
U1.3
BANK 6
IO,DIFFIO_R4n,(INIT_DONE)
IO,DIFFIO_R4p,(CRC_ERROR)
IO
IO,DIFFIO_R3n,(nCEO)
IO,DIFFIO_R3p,(CLKUSR)
IO,(DQS0R/CQ1R,DPCLK5)/(DQS0R/CQ1R,DPCLK5)
IO,VREFB6N0
IO,DIFFIO_R2n
IO,DIFFIO_R2p
IO
IO,DIFFIO_R1n,(DQS2R/CQ3R)/(DQS2R/CQ3R)
IO,DIFFIO_R1p
G16 G15 F13 F16 F15 B16 F14 D16 D15 G11 C16 C15
IO_B16
U1.2
BANK 5
IO
IO,RUP3,(DM1R/BWS#1R)/(_)
IO,RDN3,(DQ1R)/(_)
IO,DIFFIO_R11n,(DQS3R/CQ3R#)/(DQS3R/CQ3R#)
IO,DIFFIO_R11p,(DQ1R)/(_)
IO,DIFFIO_R10n,(DQ1R)/(_)
IO,DIFFIO_R10p,(DQ1R)/(_)
IO,VREFB5N0
IO,(DQ1R)/(_)
IO,DIFFIO_R9n,(DQ1R)/(_)
IO,DIFFIO_R9p
IO,DIFFIO_R8n,(DQ1R)/(_)
IO,DIFFIO_R8p,(DQS1R/CQ1R#,DPCLK4)/(DQS1R/CQ1R#,DPCLK4)
IO,DIFFIO_R7n,(DEV_OE)
IO,DIFFIO_R7p,(DEV_CLRn)
IO,DIFFIO_R6n,(DQ1R)/(_)
IO,DIFFIO_R6p
IO,(DQ1R)/(_)
N13 M12 L12 K12 N14 P15 P16 R16 K11 N16 N15 L14 L13 L16 L15 J11 K16 K15 J16 J15 J14 J12 J13
IO_R16 LED3 LED4 LED1 LED2
U1.4
BANK 7
IO,DIFFIO_T21n
IO,DIFFIO_T21p,(DQ5T)/(DQ5T)
IO,DIFFIO_T20n
IO,DIFFIO_T20p,(DQS0T/CQ1T,DPCLK6)/(DQS0T/CQ1T,DPCLK6)
IO,DIFFIO_T19n
IO,DIFFIO_T19p,(DQ5T)/(DQ5T)
IO,PLL2_CLKOUTn
IO,PLL2_CLKOUTp
IO,RUP4
IO,RDN4
IO,DIFFIO_T18n,(DQ5T)/(DQ5T)
IO,DIFFIO_T18p,(DQ5T)/(DQ5T)
IO,DIFFIO_T17n,(DQ5T)/(DQ5T)
IO,DIFFIO_T17p,(DQ5T)/(DQ5T)
IO,VREFB7N0
IO,DIFFIO_T16n
IO,DIFFIO_T16p,(DQS2T/CQ3T)/(DQS2T/CQ3T)
IO,DIFFIO_T15n
IO,DIFFIO_T15p
IO,DIFFIO_T14n,(DQ5T)/(DQ5T)
IO,DIFFIO_T14p,(DQ5T)/(DQ5T)
IO,DIFFIO_T13n,(DQ5T)/(DQ5T)
IO,DIFFIO_T13p,(DM5T/BWS#5T)/(DM5T/BWS#5T)
IO,(DQS4T/CQ5T)/(DQS4T/CQ5T)
IO,DIFFIO_T12n
IO,DIFFIO_T12p
C14 D14 D11 D12 A13 B13 A14 B14 E11 E10 A12 B12 A11 B11 C11 F10 F9 F11 A15 A10 B10 C9 D9 E9 A9 B9
IO_A13 IO_B13 IO_A14 IO_B14 IO_A12 IO_B12 IO_A11 IO_B11 IO_A15 IO_A10 IO_B10 IO_C9
U1.5
BANK 8
IO,DIFFIO_T11n
IO,DIFFIO_T11p
IO,(DQS5T/CQ5T#)/(DQS5T/CQ5T#)
IO,(DQ3T)/(DQ5T)
IO,DIFFIO_T10n,(DATA2),(DQ3T)/(DQ5T)
IO,DIFFIO_T10p,(DATA3)
IO,DIFFIO_T9n,(DQ3T)/(DQ5T)
IO,DIFFIO_T9p,(DATA4),(DQ3T)/(DQ5T)
IO,DIFFIO_T8n
IO,DIFFIO_T8p
IO,VREFB8N0
IO,DIFFIO_T7n,(DQS3T/CQ3T#)/(DQS3T/CQ3T#)
IO,DIFFIO_T7p,(DQ3T)/(DQ5T)
IO,(DATA5),(DQ3T)/(DQ5T)
IO,(DATA6),(DQ3T)/(DQ5T)
IO,DIFFIO_T6n,(DATA7),(DQ3T)/(DQ5T)
IO,DIFFIO_T5n
IO,DIFFIO_T5p,(DQ3T)/(DQ5T)
IO,DIFFIO_T4n,(DM3T/BWS#3T)/(DM5T/BWS#5T)
IO,DIFFIO_T4p
IO,DIFFIO_T3n
IO,DIFFIO_T3p
IO,DIFFIO_T2n
IO,DIFFIO_T2p,(DQS1T/CQ1T#,DPCLK7)/(DQS1T/CQ1T#,DPCLK7)
IO,DIFFIO_T1n
IO,DIFFIO_T1p
A8 B8 C8 D8 E8 F8 A7 B7 F6 F7 C6 A6 B6 E7 E6 A5 A2 B5 A4 B4 D5 D6 A3 B3 C3 D3
IO_C8 IO_A7 IO_B7 IO_A6 IO_B6 IO_A5 IO_A2 IO_B5 IO_A4 IO_B4 IO_A3 IO_B3
P1
+5V 3.3V
IO_R16 IO_R14 IO_R13 IO_R12 IO_R11 IO_R10 IO_P9 IO_R7 IO_R6 IO_R5 IO_R4 IO_R3 IO_T2
IO_T15 IO_T14 IO_T13 IO_T12 IO_T11 IO_T10 IO_P8 IO_T7 IO_T6 IO_T5 IO_T4 IO_T3 IO_R1
P2
+5V 3.3V
IO_A2 IO_B3 IO_B4 IO_B5 IO_B6 IO_B7 IO_C9 IO_B10 IO_B11 IO_B12 IO_B13 IO_B14 IO_B16
IO_B1 IO_A3 IO_A4 IO_A5 IO_A6 IO_A7 IO_C8 IO_A10 IO_A11 IO_A12 IO_A13 IO_A14 IO_A15
1 2 3 4 5 6
A B C D

原理图 Schematic1

更新日期

创建日期

图页 P1

物料编码

绘制

审阅

AC406P

版本 V1.0

尺寸 A3

页 1 共 1

思妙电子

SiMiaoHub